

IC 封裝製程中導線架偏移現象分析與預測

陳建羽、鄧湘榆、黃聖杰、李輝煌、黃登淵、沈更新、林勇志、陳煜仁

國立成功大學機械系；國立成功大學工程科學系；中華醫事學院環境安全學系；

南茂科技股份有限公司

摘要

在 IC 封裝製程中，導線架系列的產品，如 TSOP、LQFP、TQFP 等等...，其封裝生產技術發展至今已相當成熟，並已廣泛運用在半導體封裝產品上。然而，現今仍有相當多的問題尚待進一步的解決，如封裝產品外觀的翹曲變形(warpage)、製程中的導線架偏移(paddle shift)與金線偏移(wire sweep)等等...。在封裝製程中，由於環氧樹脂(Epoxy Molding Compound)具黏滯性，故在充填流動時會產生黏滯效應，使得金線產生偏移現象，而相似的黏滯效應亦會對導線架腳產生偏移現象，甚至使得鄰近的兩支導線架腳產生碰觸，因此，整體封裝製品因這些製程缺陷，其不良率會提升，可靠度下降。由於電腦輔助工程分析(CAE)技術於近幾年來有著長足的進步，運用 CAE 技術分析導線架偏移現象可說相當便利，並能於生產前提早預測出因製程所產生的缺陷加以避免。本文將以南茂科技所生產的產品 TSOP-I 48L 做為模擬分析的樣品，並將分析結果與實際實驗做驗證，並探討整體分析之準確性與可靠度。