IC封裝體製程晶片厚度對金線偏移影響之研究

徐因德、曾世昌

國立雲林科技大學機械所

Polymer Processings Laboratory
National Yunlin University of Science & Technology

大　　　綱

一、文獻回顧

二、 IC 封裝簡介

三、研究動機與問題描述

四、研究方向

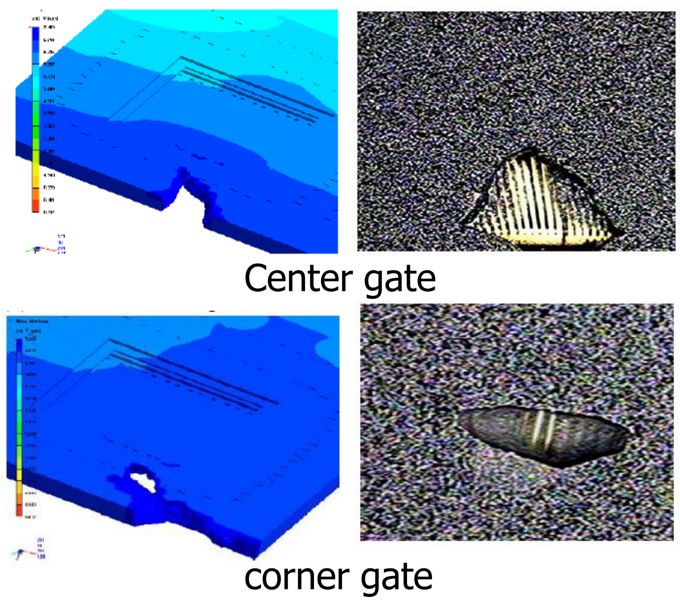
五、結果與討論

六、結論

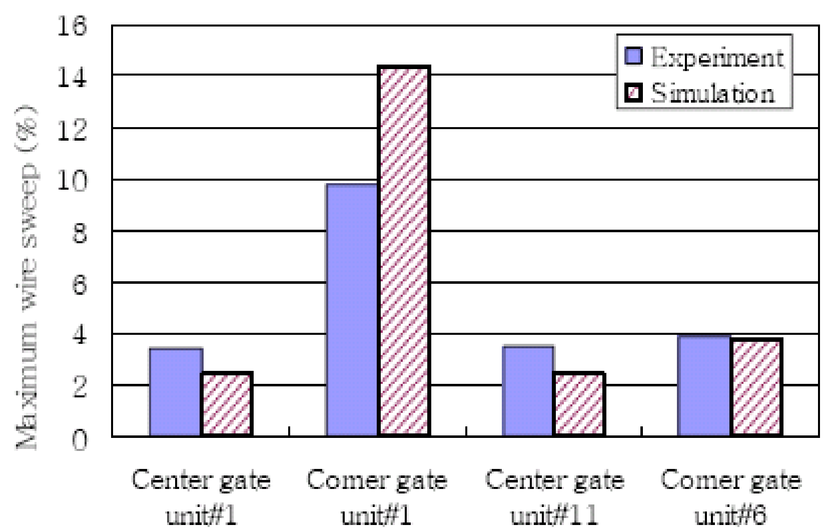
文獻回顧

曾永裕，研究探討TSOP封裝形式，經由田口實驗法可發現影響金線偏移主要因子為金線直徑及充填時間，直徑愈大強度愈高，充填過程模溫高黏度較低，金線偏移量小[4] 。

Amkor Technology Min-Woo Lee 等人，研究探討FBGA疊die封裝，利用4種進澆口形式改善發生金線外露及金線偏移影響，經模擬及實驗發現，corner gate可改善金線外露的比例(a)，center gate 對金線偏移量較小(b)[21] 。



(a)

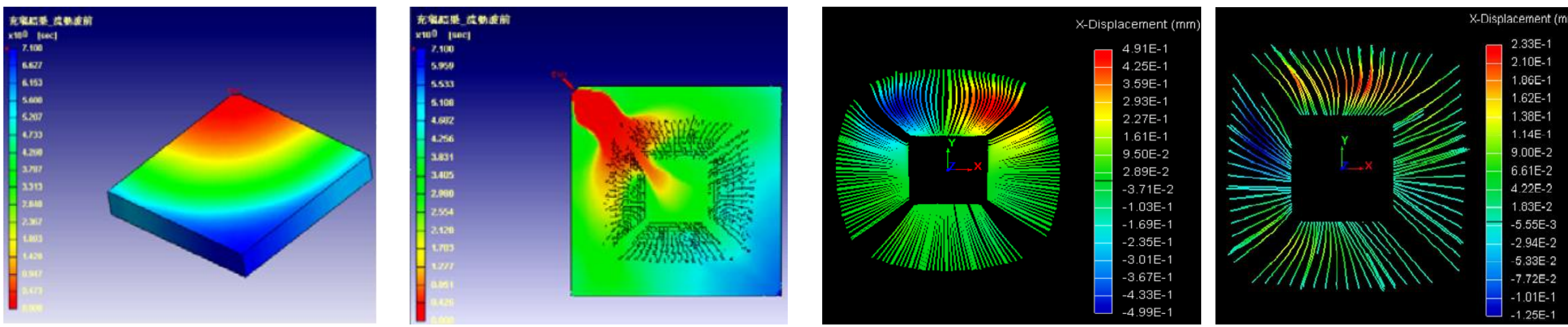


(b)

[3]

文獻回顧

冉隆源，研究探討LQFP及TFBGA封裝形式，進澆口尺寸會造成流動不平衡(a,b)，發現當樹脂流動波前之方向與金線垂直時，金線受樹脂之拖引力越大而使金線之偏移量變大，而樹脂在模穴內流動時，因金線排列密集會阻礙其流動使流動速度降低，當金線數量較多且緊密時，金線偏移量較大(c,d)[9] 。



(a) (b) (c) (d)

IC 封裝製程簡介

IQC

WG

Die Saw

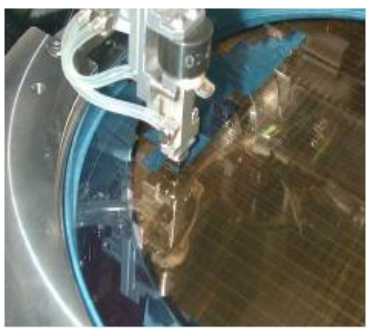
Die Bond

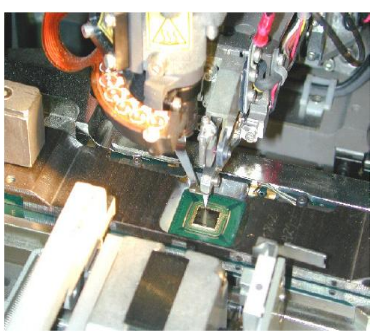
Cure

Plasma

Wire Bond

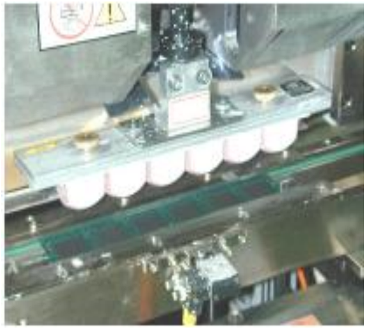
Molding

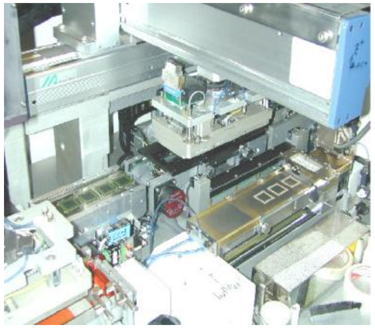


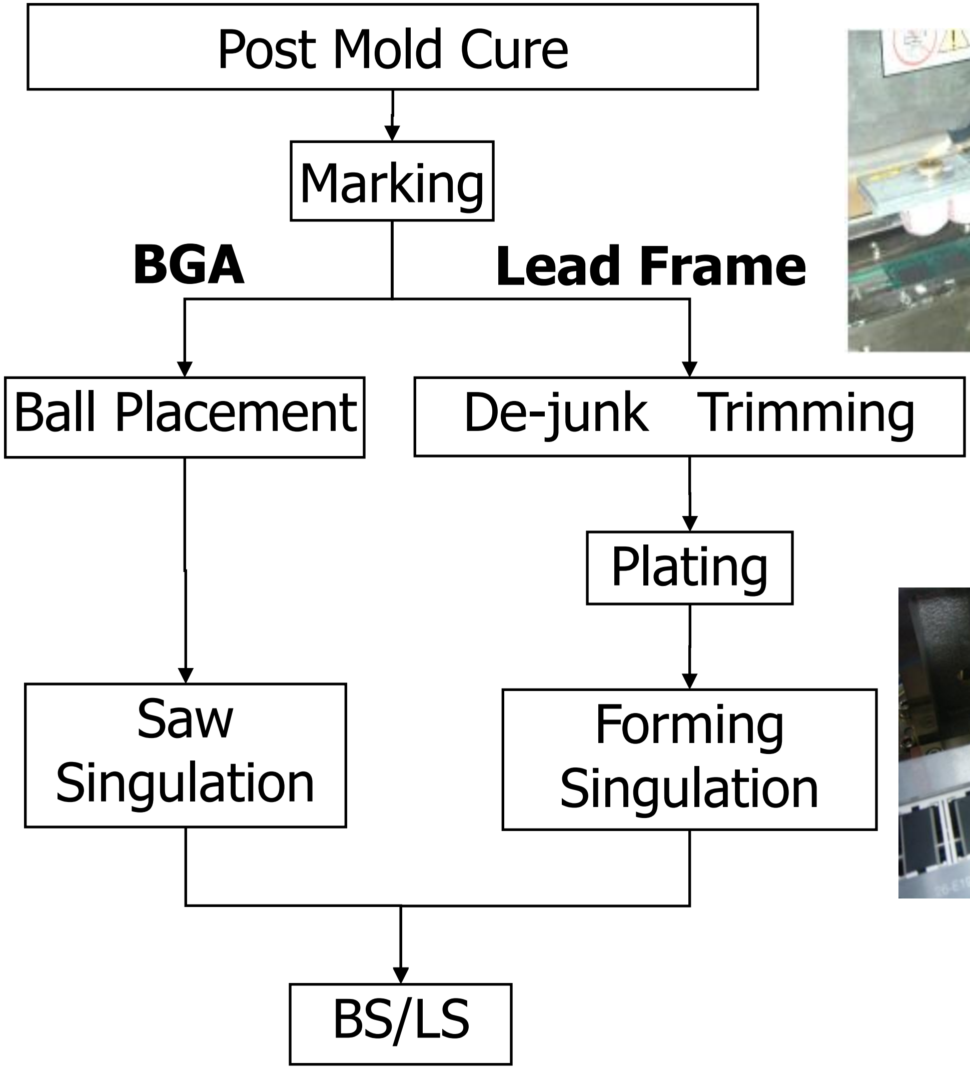


[5]

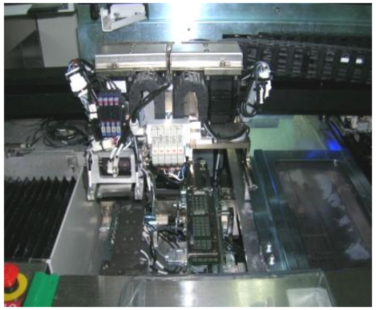
IC 封裝製程簡介

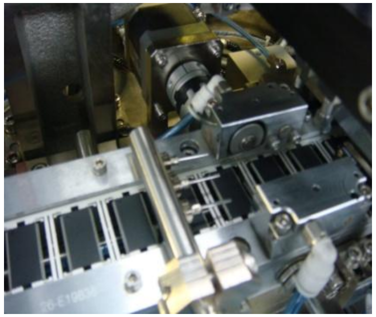




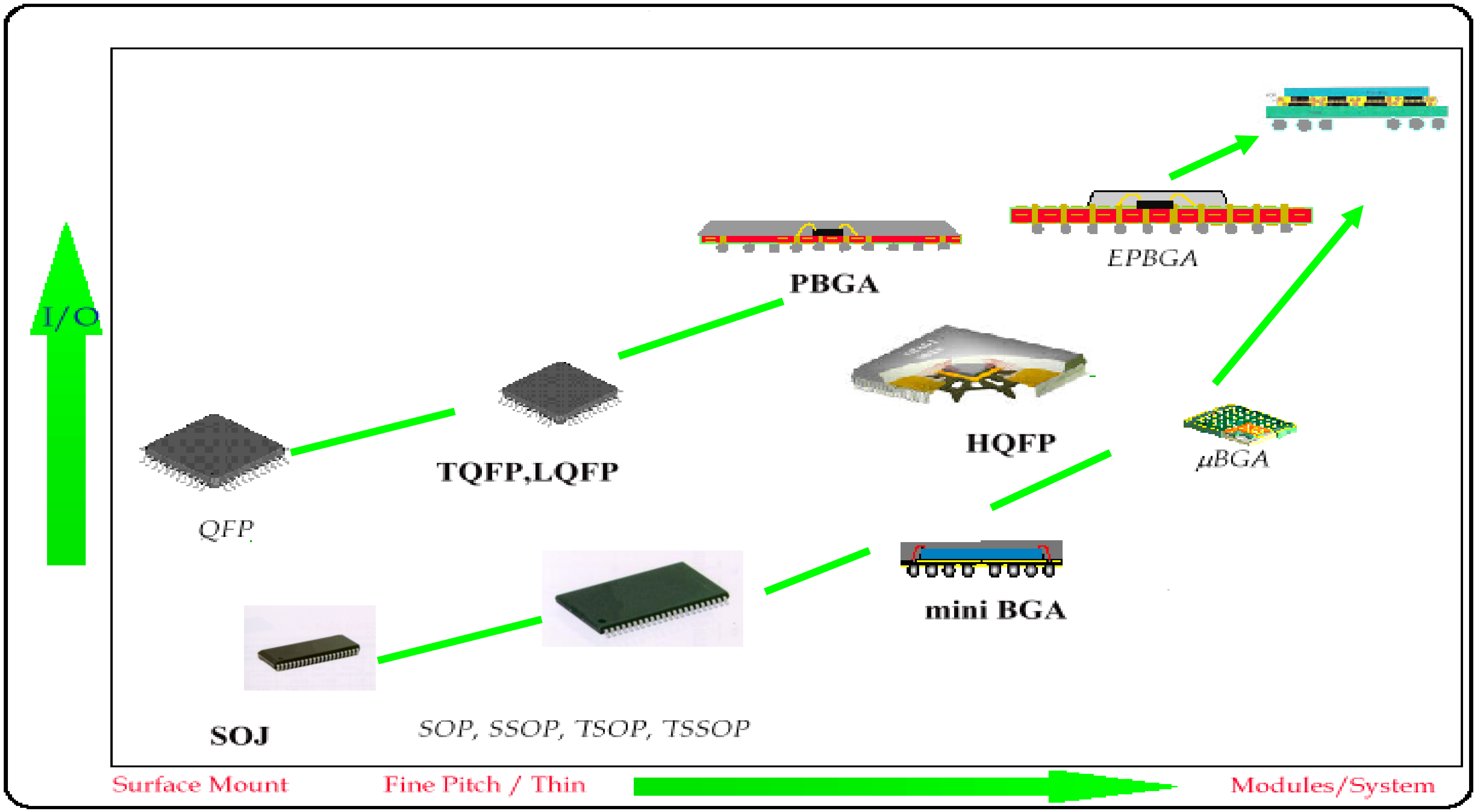


Post Mold Cure
Marking
BGA
Lead Frame
Ball Placement
De-junk Trimming
Plating
Saw Singulation
Forming Singulation
BS/LS





IC 封裝趨勢



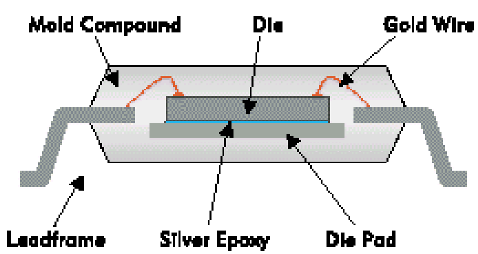
IC構裝接著方式已從引腳插入型大幅轉進往表面黏著型

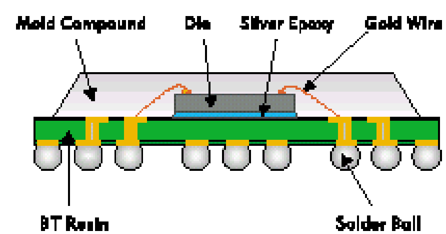
- 增加零件的組裝效率
- 基板型式轉向堆疊方式之應用

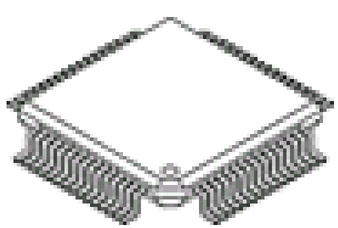
傳統與BGA封裝比較

晶片的承載及連接方式來區分:

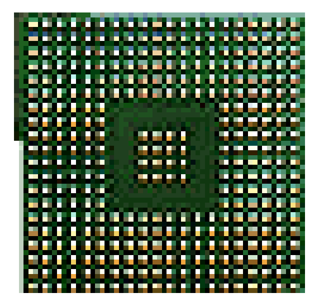
- 應用導線架(Lead frame)之引腳產品，藉由打金線(wire bonding)之連接型態
- 基板(Substrate)，以BGA型態封裝，以增加引腳數目(I/O)







Lead frame

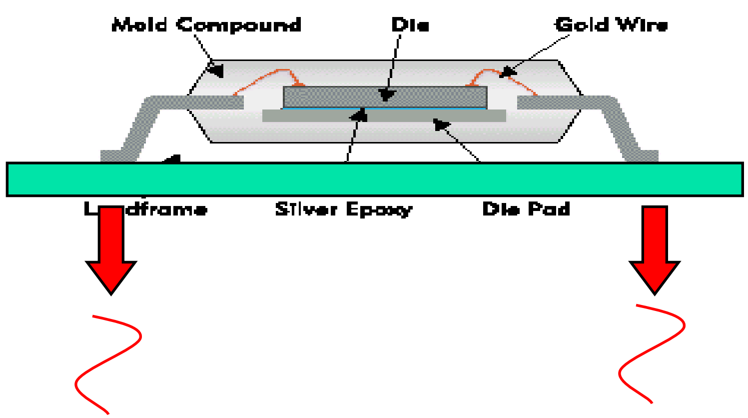


substrate

[8]

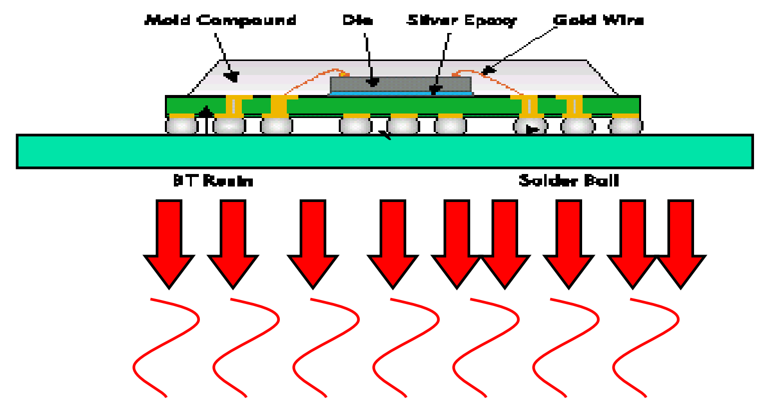
BGA產品封裝的優點

- 以錫球引腳排列方式能應用於高密度高集積數的構裝
- 提供足夠的散熱途徑，熱阻得以降低
- 足夠提供電路的設計，電性更為優良
- 藉由銲錫的表面張力修正IC元件置放對位錯誤



傳統封裝

散熱方向：直線式

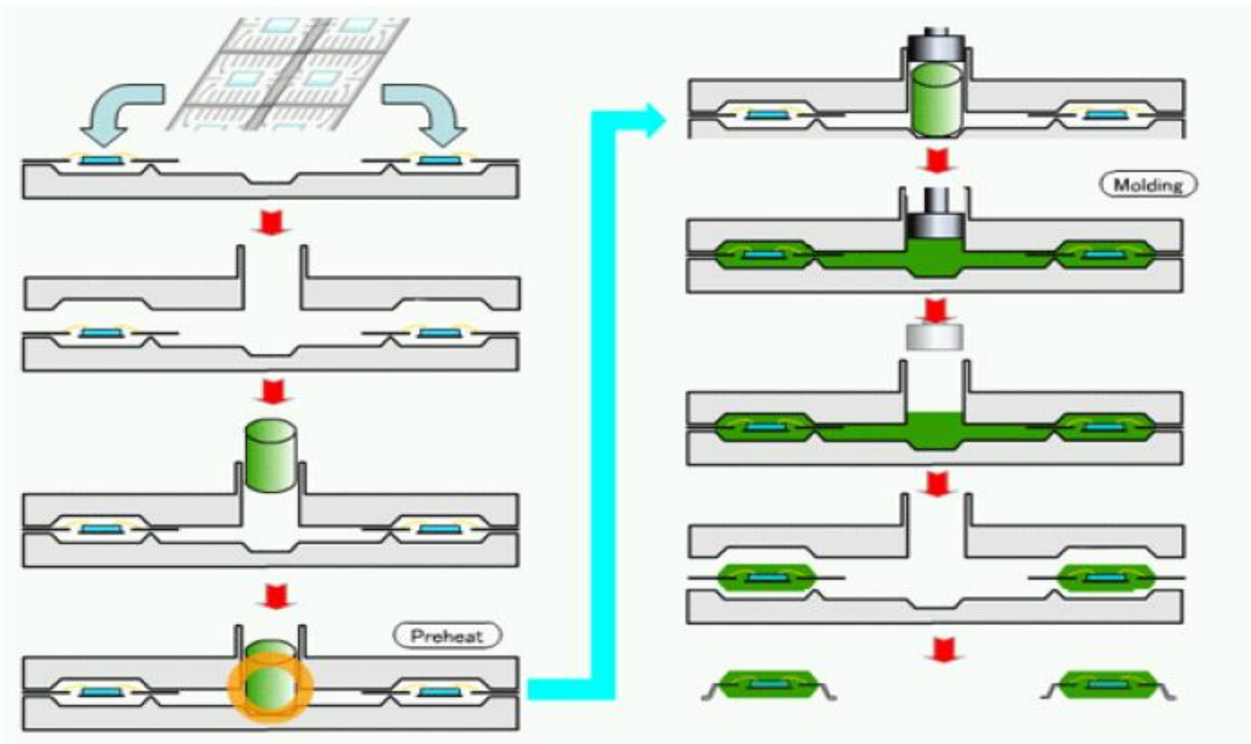


BGA封裝

散熱方向：平面式

封裝轉注成型

過程為將環氧樹脂與上完晶片並完成銲線之半成品置於模壓模具內，待樹脂軟化後在經柱塞(plunger)推動下注入澆道(runner)、澆口(gate)流入各模穴內(cavity)，待固化反應後開模取出IC成形品 。



[10]

IC封裝成型的優點

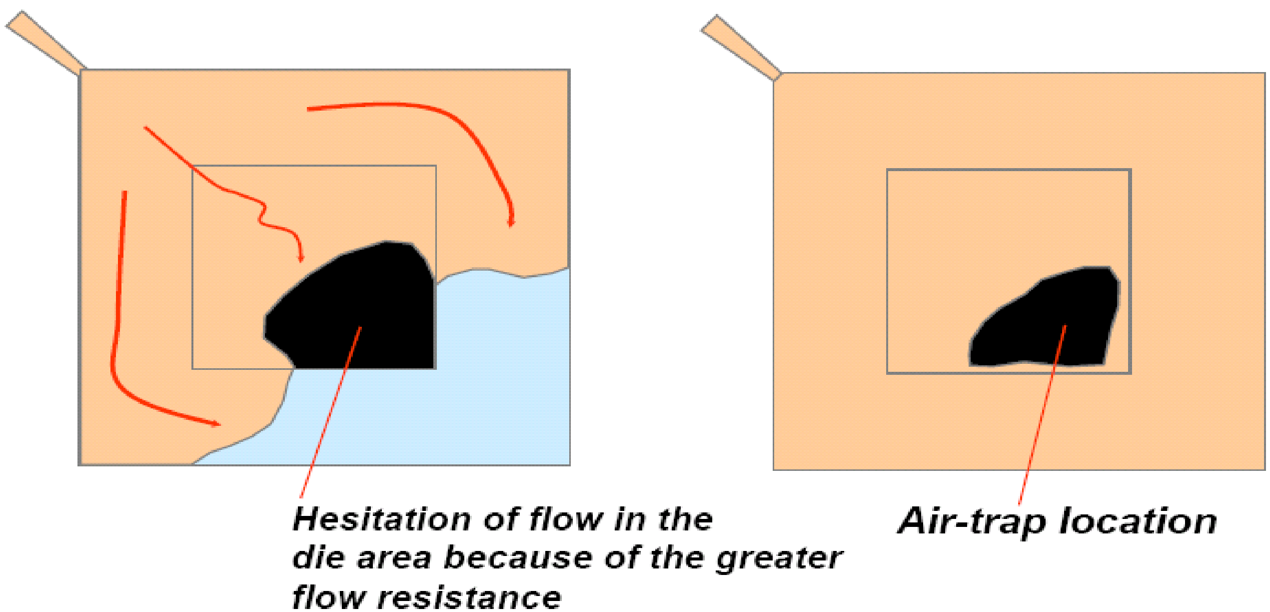
- 將IC電路與環境隔離，避免受環境中的微塵污染
- 避免濕氣進入造成IC受損
- 提供內部元件散熱途徑
- 提供強度保護晶片、金線及導線架

研究動機

球狀陣列(Ball Grid Array，BGA)封裝形態，此封裝形式相對而言屬於金線數目較多且高密度集積化的封裝體，在封裝的過程中金線的分佈將影響樹脂的流動，同時受樹脂流動時產生的黏滯力及拖曳力會造成金線偏移，當金線偏移量過大時將造成金線互碰及斷裂而導致IC的功能失效。

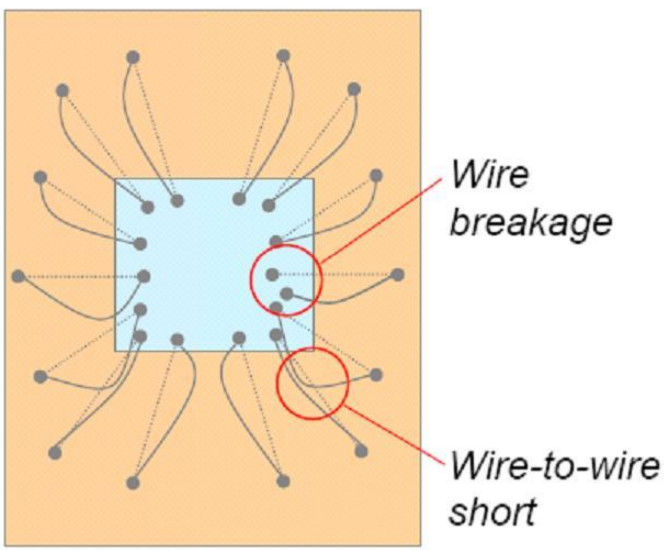
肉厚效應

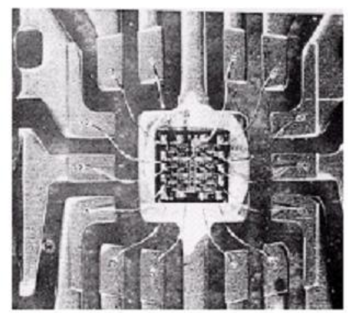
塑料在模穴中的充填行為是趨向阻力最小的部分流動，肉厚較薄處流動阻力較大，塑料流動不易。

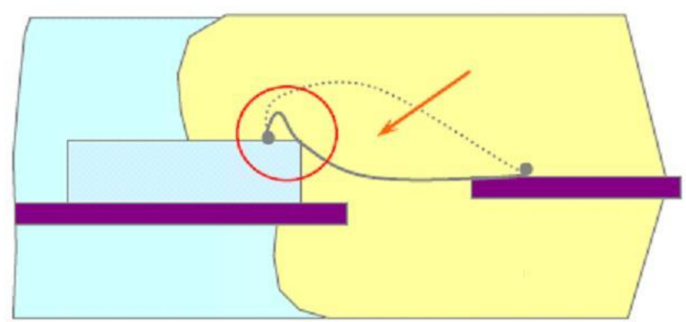


金線偏移

當充填過程中金線受樹脂剪切力、剪切應力及轉化率影響造成金線偏移，若偏移量過大使金線相互接觸或者金線斷裂，將使IC元件電路短路或斷路產生功能失效。

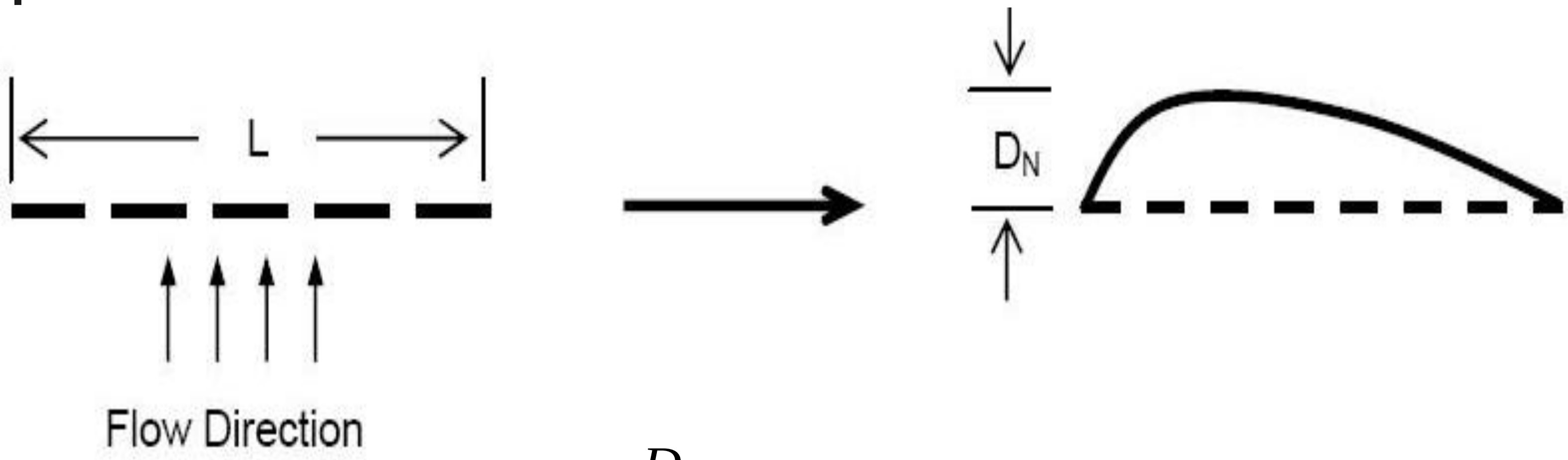






[14]

金線偏移量測方法



$$\text{Wire Sweep Index(\%)} = \frac{D_N}{L} \times 100\ \%$$

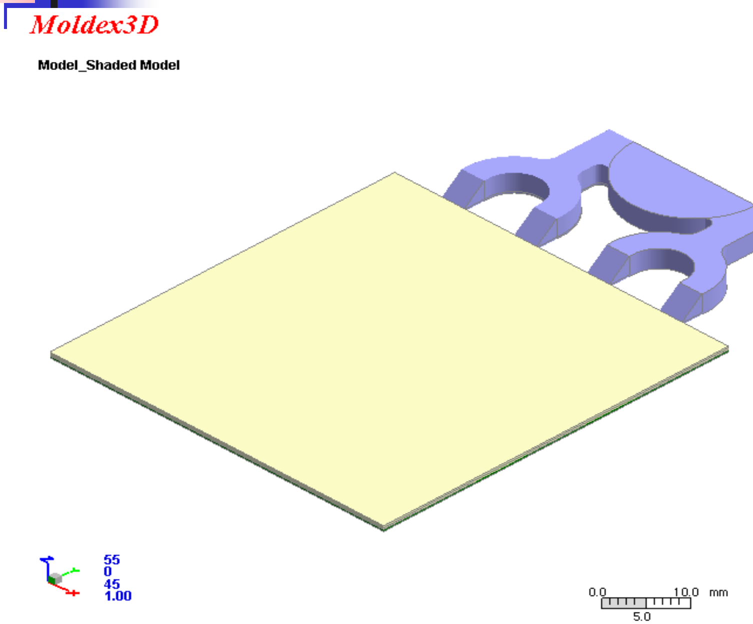
D_N：金線最大偏移量

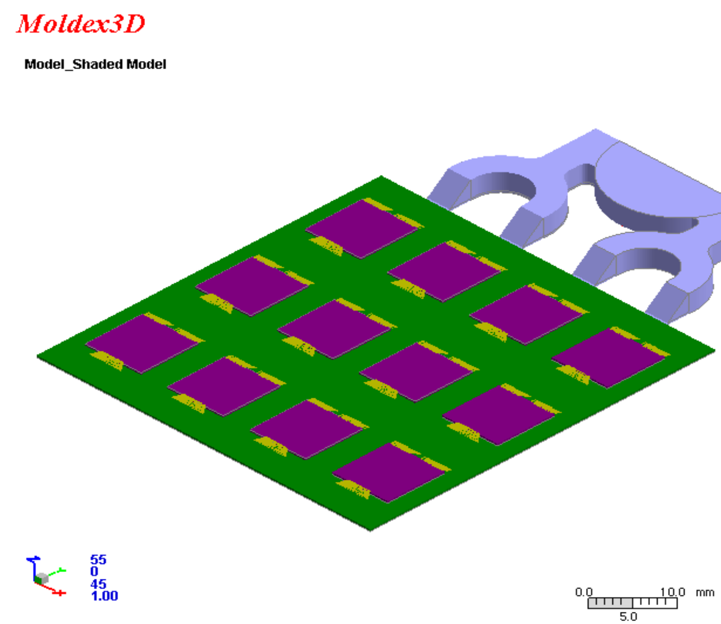
L ：金線投影長度

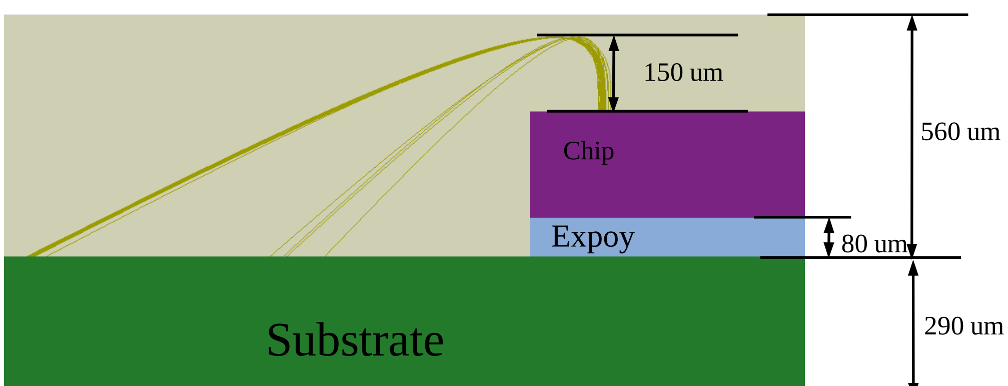
研究方向

- 模擬分析探討不同晶片厚度流動波前
- 探討進澆口形式(**Formal**、**Single**)不同對流動波前與金線偏移影響
- 以田口實驗法探討成形條件及晶片厚度對金線偏移影響

模擬分析成品圖







網格總數 = 1529472
節點總數 = 1657774

電腦規格
- **Intel Core2 2.4 GHz**
- **RAM 2G*4**

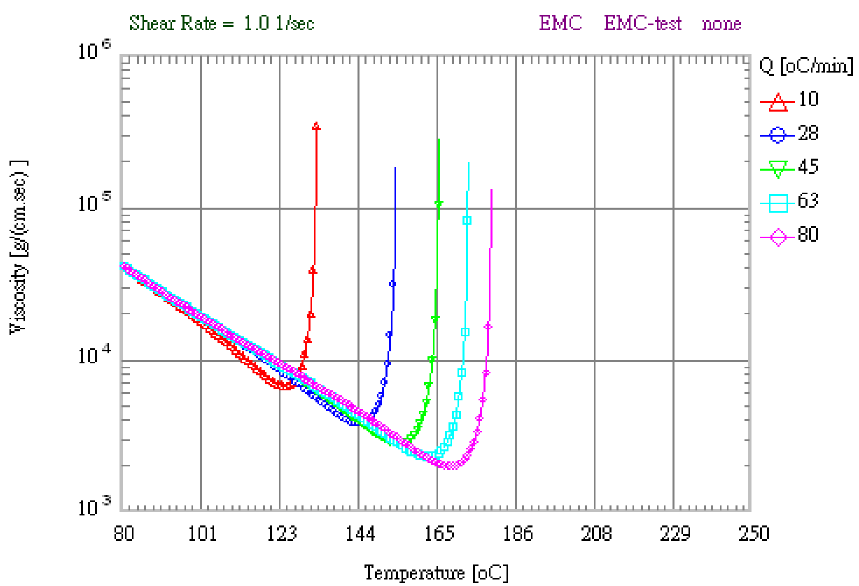
材料特性 Epoxy Mold Compound

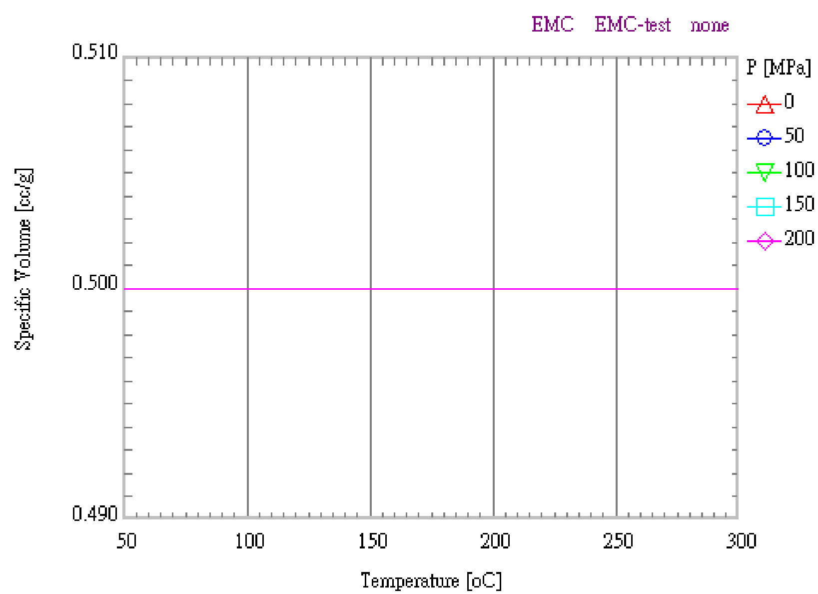
- 黏度(Viscosity)

流體流動阻力的度量。黏度越高，流動阻力越大，流動越困難。對一般熱塑性塑料，黏度是塑料成分、溫度、壓力及剪切率的函數。就溫度效應而言，熱塑性塑料的黏度一般隨溫度升高而有降低的情形。就剪切率(shear rate)的效應而言，剪切率越高，代表加工變形速率越大，由於高分子鏈被排向的結果，使大部份的塑料具有黏度隨剪切率升高而下降的切變致稀性(shear-thinning)。

- PVT關係(PVT Relationship)

塑料的比容或密度是相狀態、溫度、壓力等的函數，一般而言可利用狀態方程式(state equation)或PVT方程式加以定量化。一但模式參數由實驗取得，代入此類半經驗方程式中即可求得塑料在某一溫度壓力下的比容或密度值。

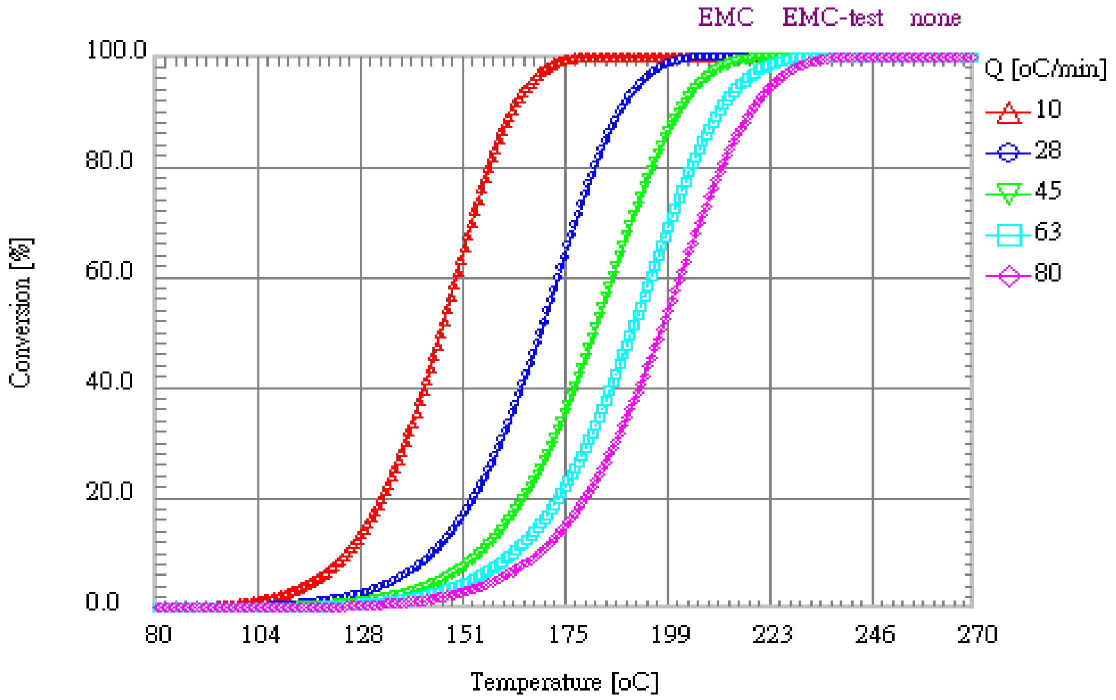




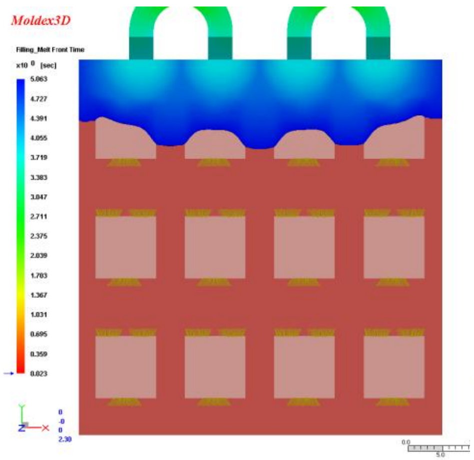
材料特性 Epoxy Mold Compound

- 反應動力(Dynamic Reaction)

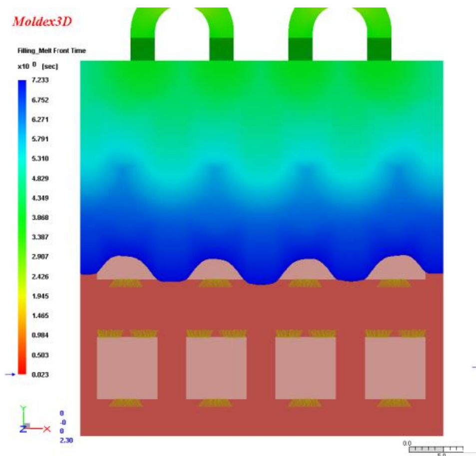
環氧樹脂屬於熱固性材料，當達到膠化溫度時樹脂內的官能基會與硬化劑產生固化反應，而使轉化率增加，而反應動力曲線為環氧樹脂在不同的溫度及升溫速率下所反應出來的轉化率



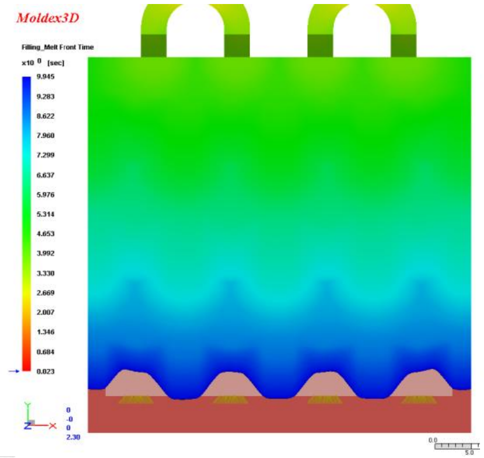
流動波前分析結果



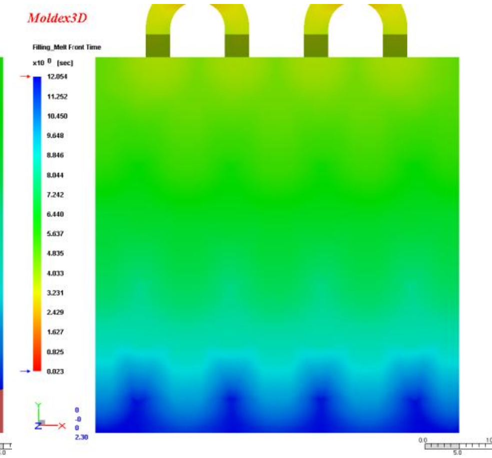
(a)32%



(b)52%



(c)85%

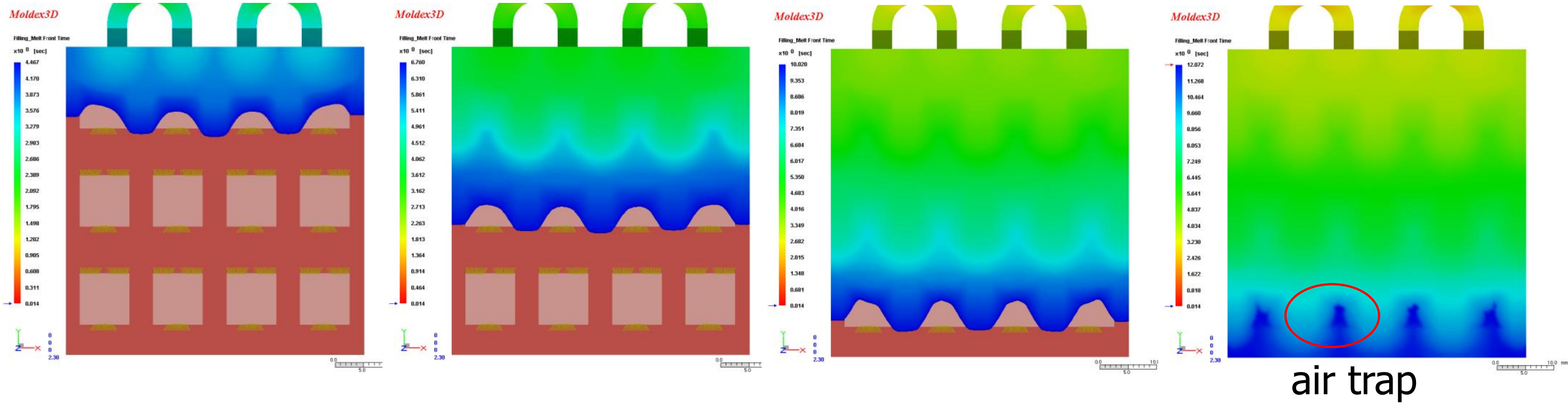


(d)100%

Item	Parameter
Mold temperature (℃)	175
Transfer time (sec)	12
Transfer pressure (MPa)	10
Chip thickness (μm)	250，300，400

[20]

流動波前分析結果

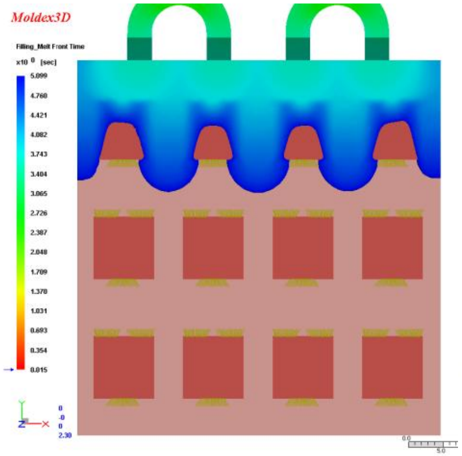


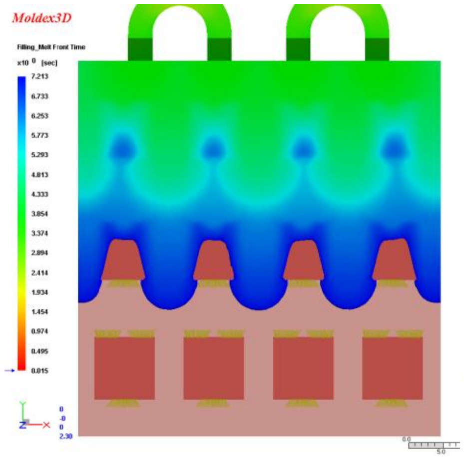
(a)32% (b)52% (c)85% (d)100%

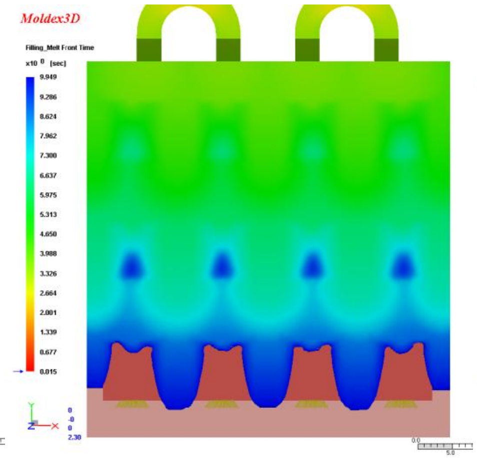
Item	Parameter
Mold temperature (℃)	175
Transfer time (sec)	12
Transfer pressure (MPa)	10
Chip thickness (μm)	250，300，400

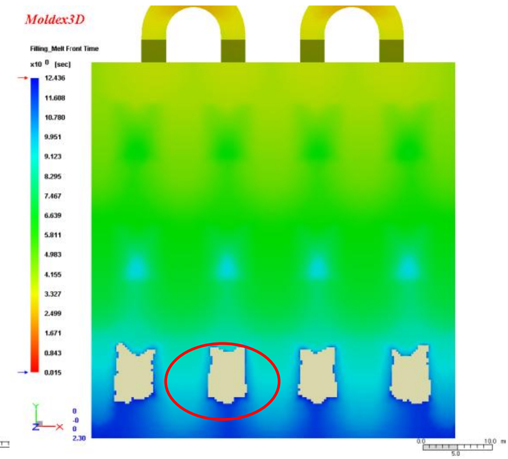
[21]

流動波前分析結果









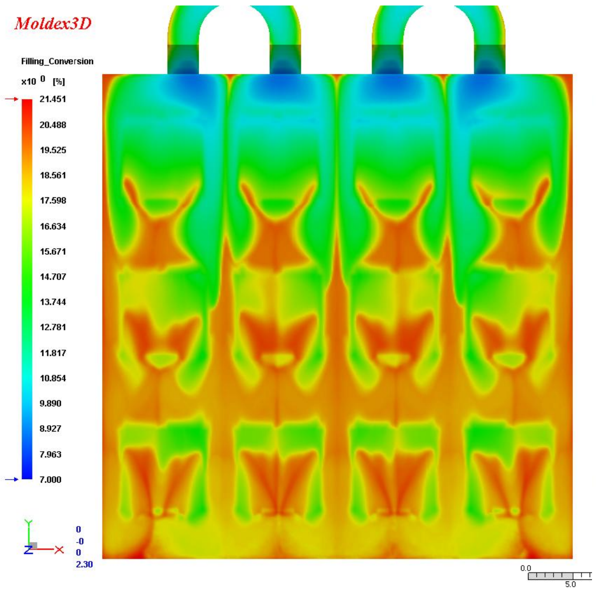
air trap

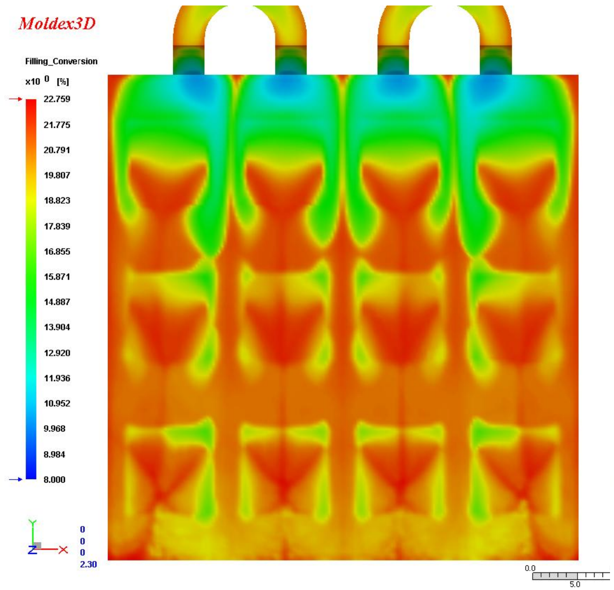
(a)32% (b)52% (c)85% (d)100%

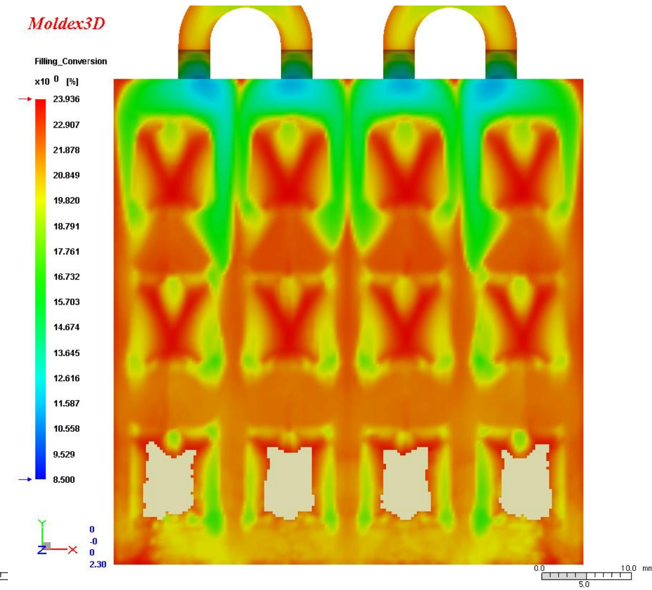
Item	Parameter
Mold temperature (℃)	175
Transfer time (sec)	12
Transfer pressure (MPa)	10
Chip thickness (μm)	250，300，400

[22]

轉化率結果比較

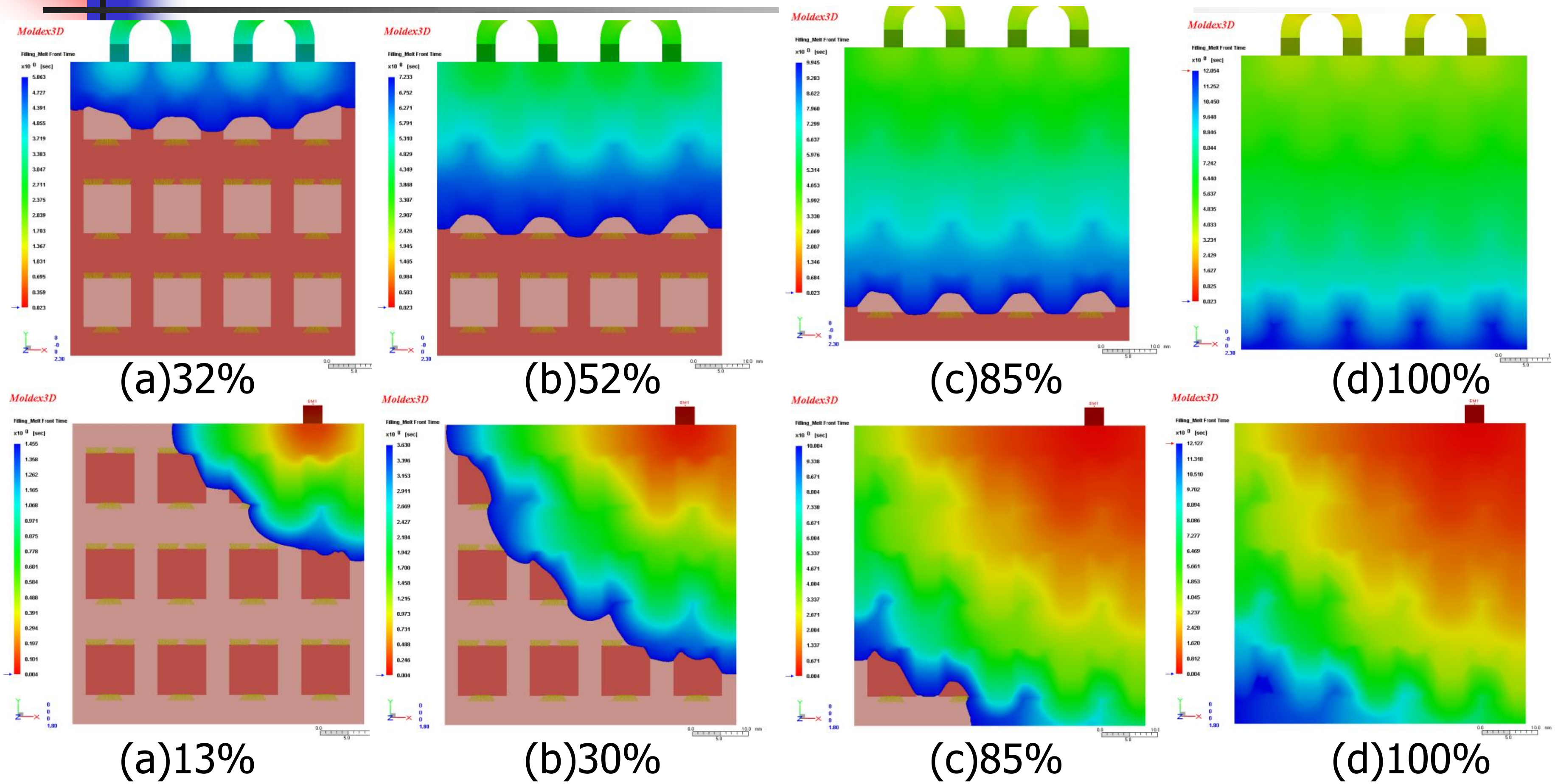






Chip thickness (μm)	250	300	400
Conversion (%)	21.451	22.759	23.936

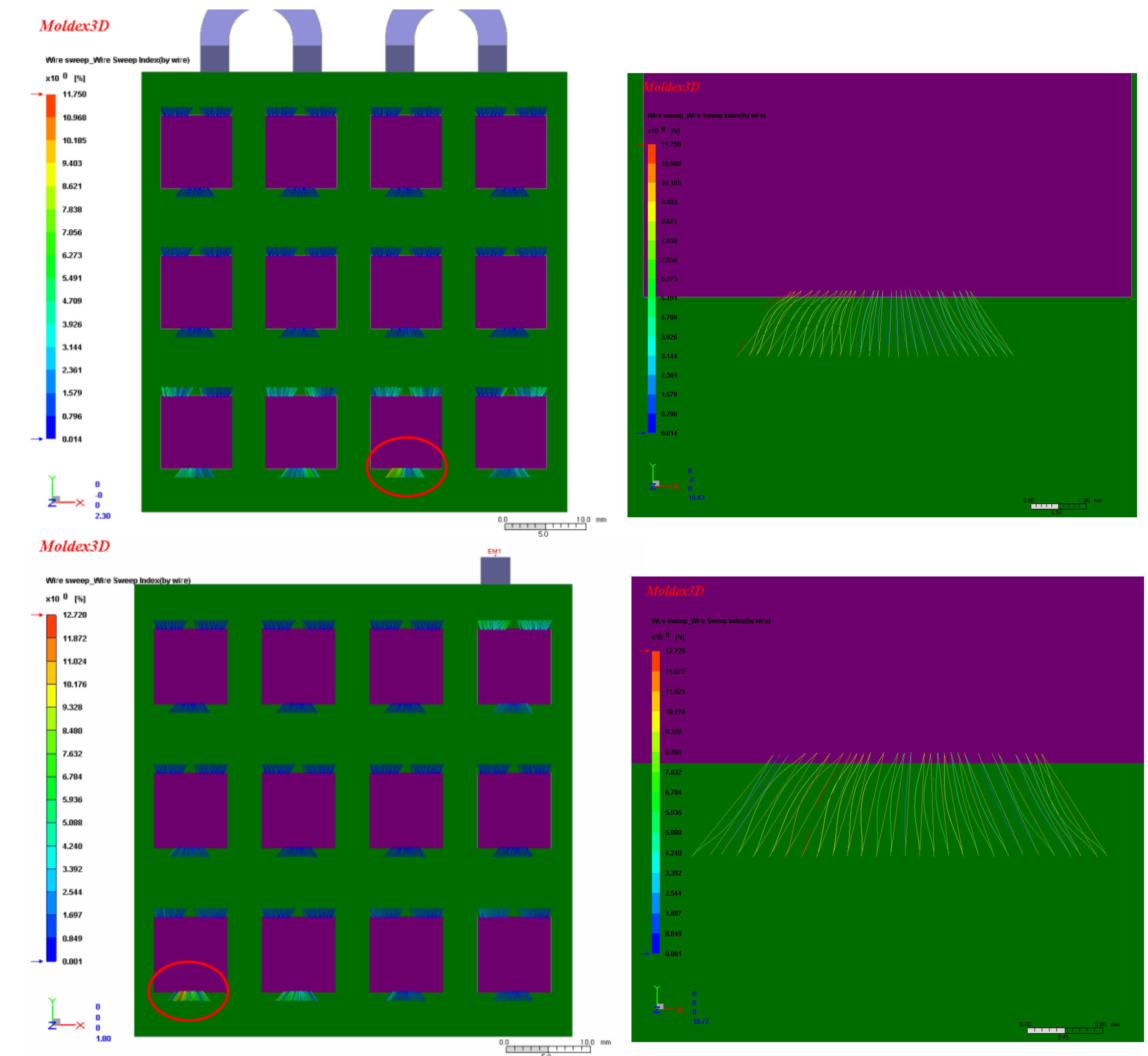
模擬分析結果



Item	Mold temperature (℃)	Transfer time (sec)	Transfer pressure (MPa)	Chip thickness (μm)	Gate type
Parameter	175	12	10	250	formal single

[24]

Wire Sweep 模擬分析結果



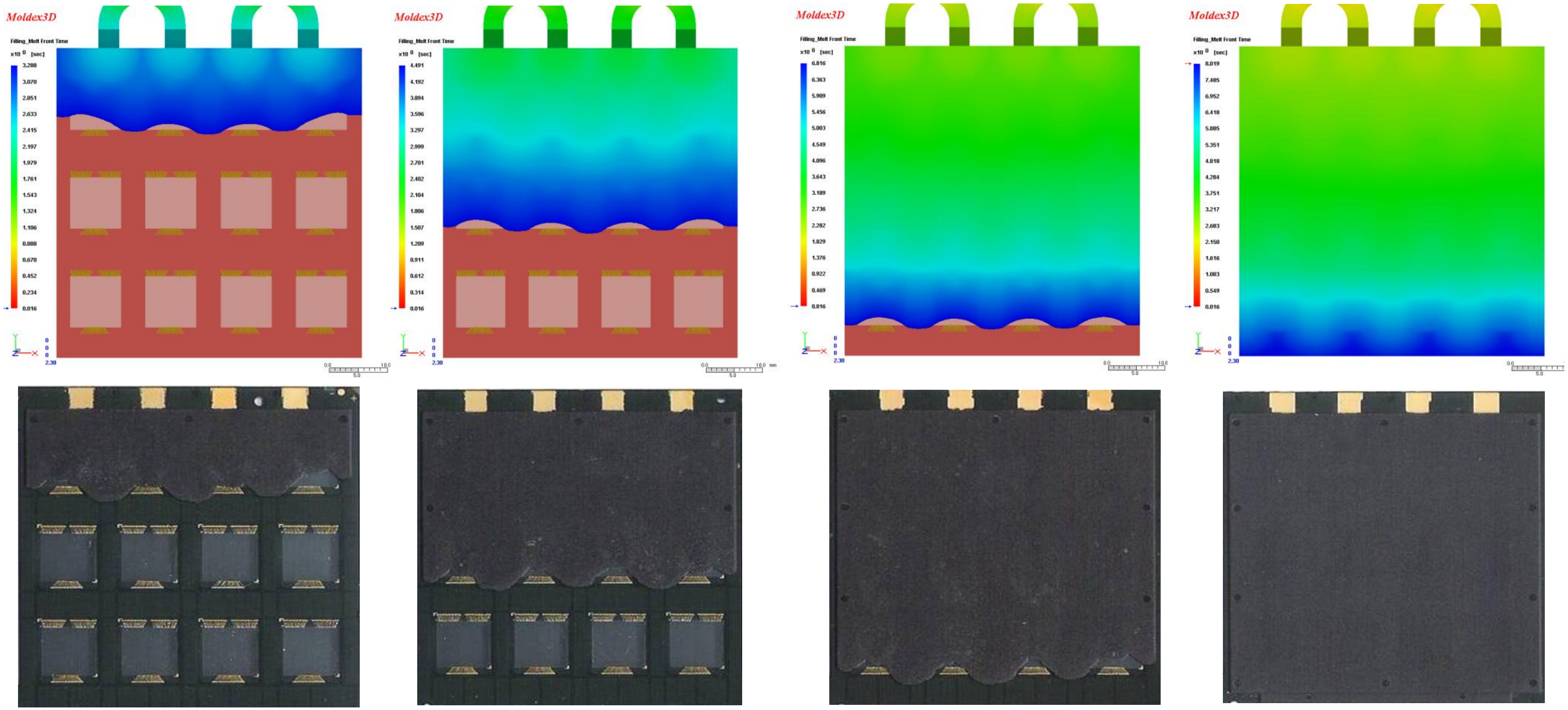
Gate type	Wire sweep (%)
Formal	11.750
Single	12.702

金線偏移之田口實驗參數設計表

品質目標：金線偏移望小

Factor \ Level	Level I	Level II	Level III
A. Chip thickness (μm)	150	200	250
B. Mold temperature (℃)	172	175	178
C. Transfer time (sec)	8	12	16
D. Transfer pressure (MPa)	6.25	10	13.75

模擬與實驗流動波前比較

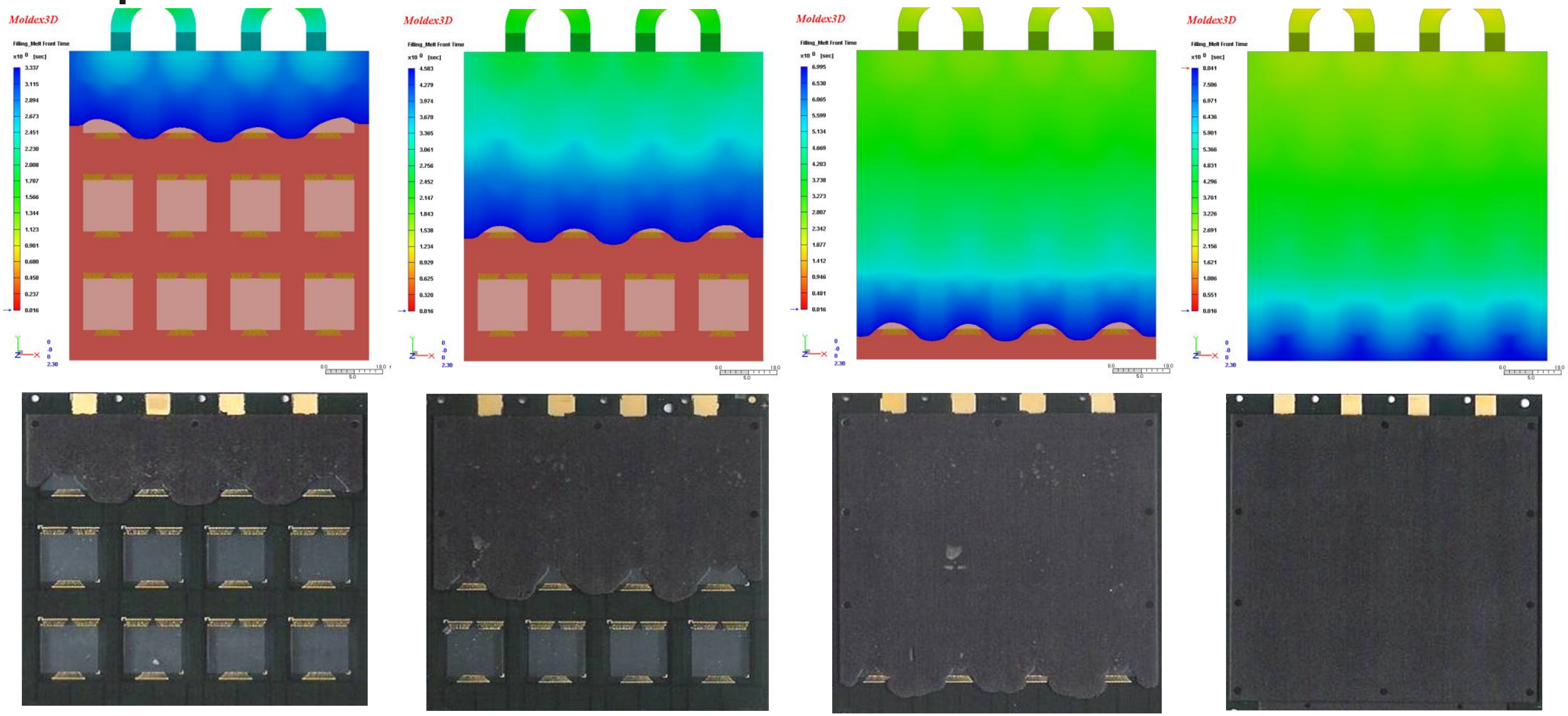


(a)13% (b)32% (c)85% (d)100%

Chip thickness (μm)	Mold temp (℃)	Transfer time (sec)	Transfer pressure (MPa)
150	172	8	6.25

[27]

模擬與實驗流動波前比較

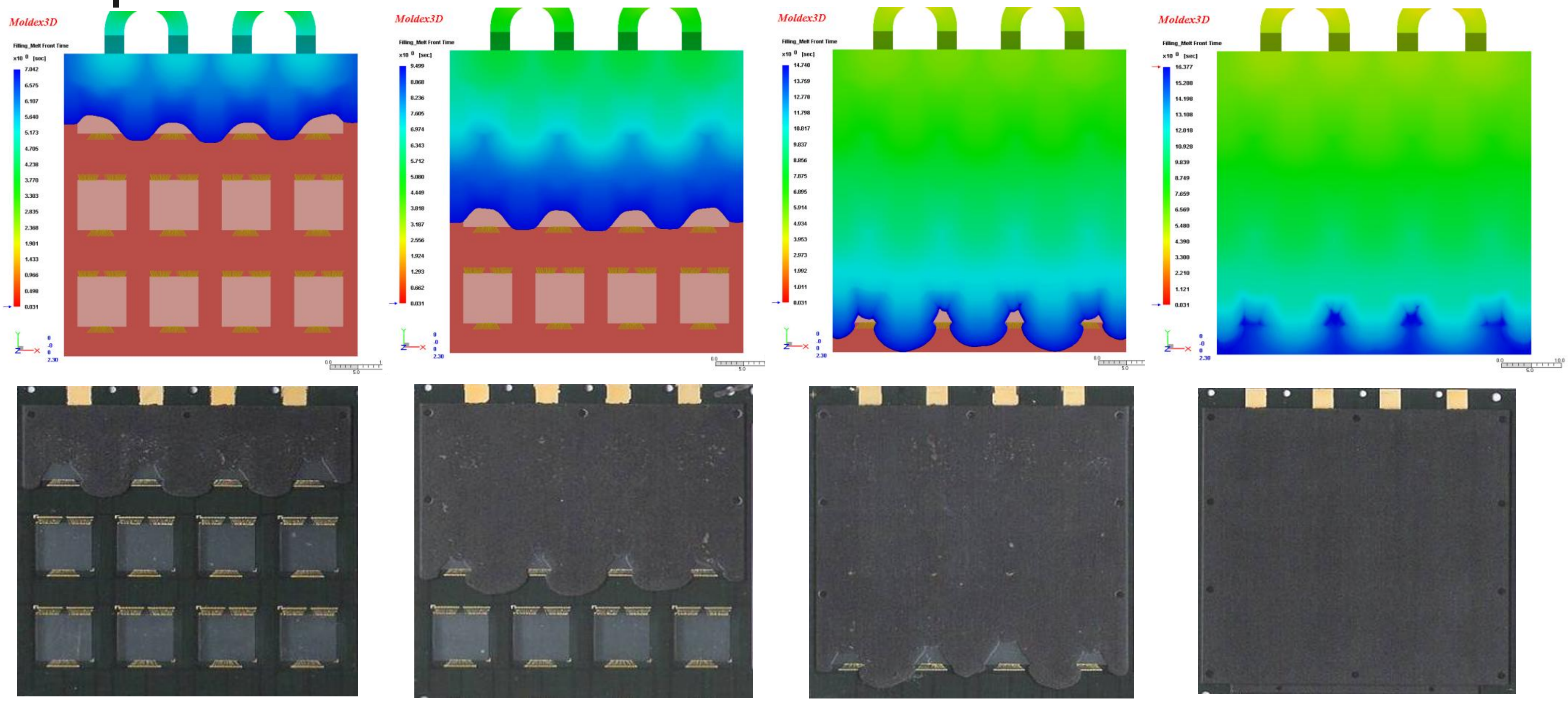


(a)13% (b)32% (c)85% (d)100%

Chip thickness (μm)	Mold temp (℃)	Transfer time (sec)	Transfer pressure (MPa)
200	178	8	10

[28]

模擬與實驗流動波前比較



(a)13% (b)32% (c)85% (d)100%

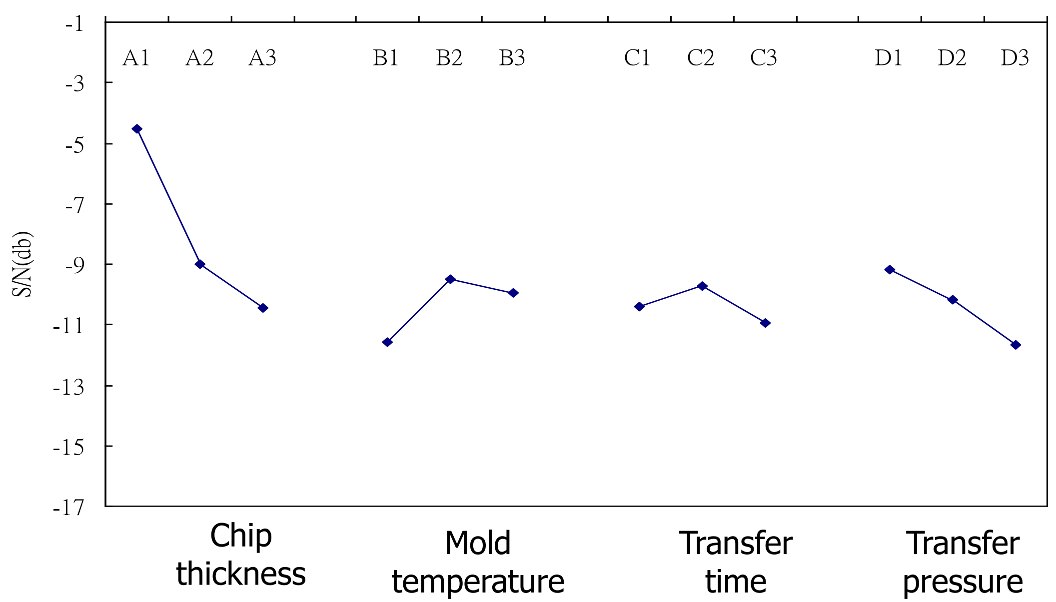
Chip thickness (μm)	Mold temp (℃)	Transfer time (sec)	Transfer pressure (MPa)
250	172	16	10

金線偏移SN比計算表

Exp.	A	B	C	D	wire sweep(%)	S/N Ratio
1	150	172	8	6.25	1.707	-4.64467
2	150	175	12	10	1.398	-2.91014
3	150	178	16	13.75	2.012	-6.07256
4	200	172	12	13.75	7.943	-17.9997
5	200	175	16	6.25	5.395	-14.6398
6	200	178	8	10	5.978	-15.5311
7	250	172	16	10	11.858	-12.1215
8	250	175	8	13.75	12.022	-10.9867
9	250	178	12	6.25	10.242	-8.2984

金線偏移之回應表、回應圖

	A	B	C	D
1	-4.5425	-11.5886	-10.3875	-9.1943
2	-8.9941	-9.5122	-9.7361	-10.1876
3	-10.4689	-9.96735	-10.9446	-11.6863
Max-Min	5.9264	2.0764	1.2085	2.4920
Remark	1	3	4	2



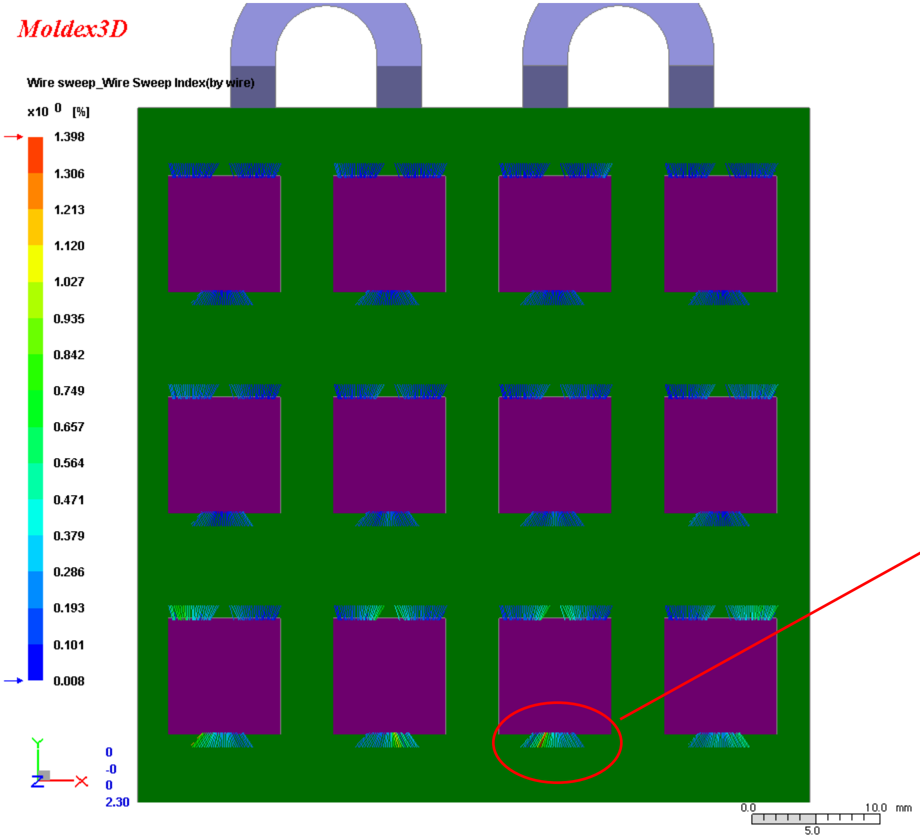
最佳因子組合： ***A1 B2 C2 D1***

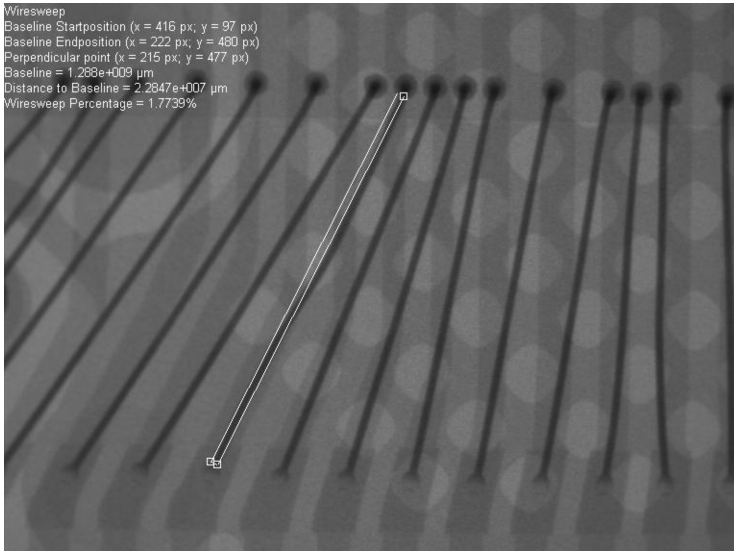
金線偏移之變異數分析

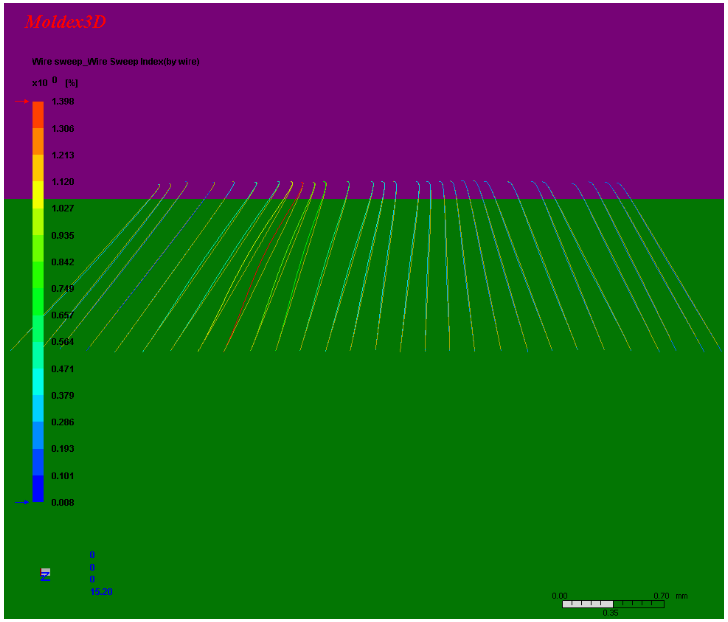
	變動SS	自由度DF	變異V	變異比F	純變動S'	貢獻度%
A. Chip thickness	198.92972	2	99.4649	369.2499	198.39098	91.1241
B. Mold temperature	7.14715	2	3.5736	-	-	
C. Transfer time	2.19530	2	1.0976	-	-	
D. Transfer pressure	9.44306	2	4.7215	35.0561	9.17369	4.2136
e	0.00000	0				4.6623
eT	0.53874	6	0.2694		2.1550	0.9898
Total	217.71522	8			217.71522	100.0000

主要貢獻因子：最大貢獻因子為 **晶片厚度** 91.1241%

Wire sweep

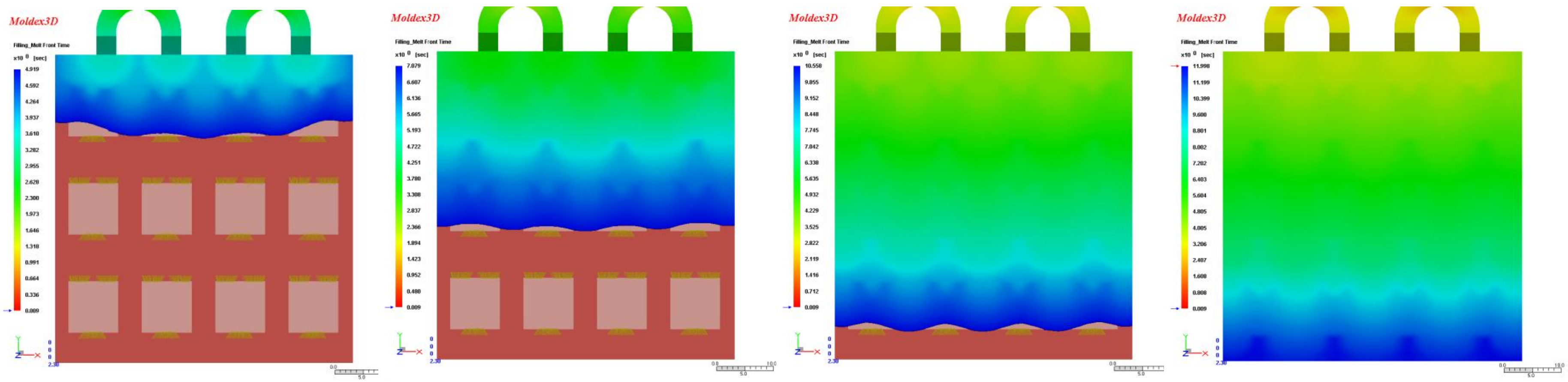






EXP. 2	Wire sweep (%)
Simulation	1.398
Experiment	1.773

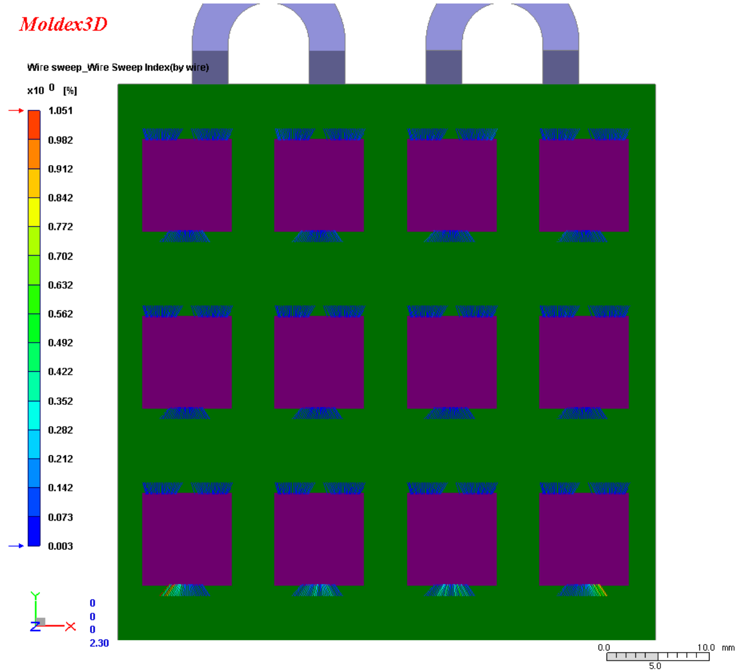
晶片厚度100 μm 流動波前

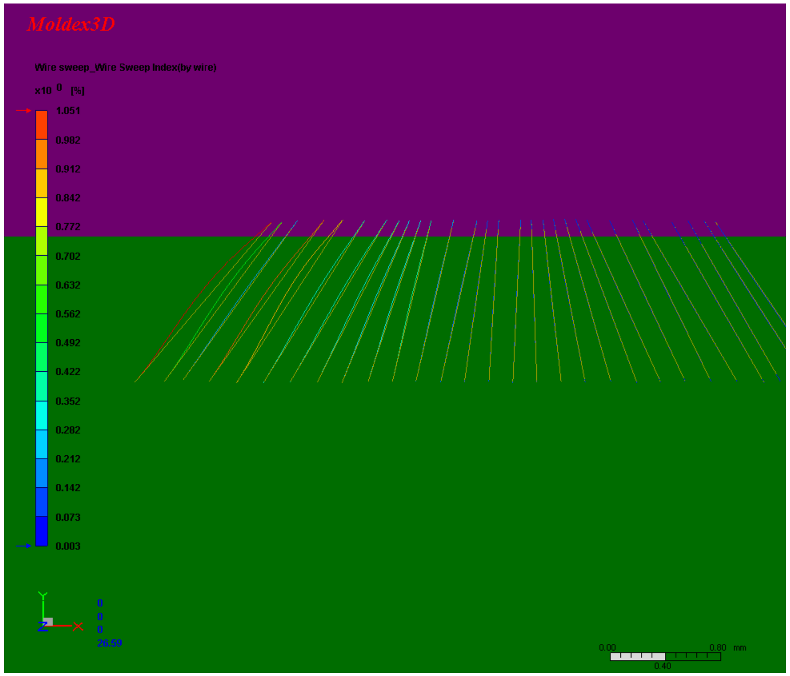


(a)13% (b)32% (c)85% (d)100%

Chip thickness (μm)	Mold temp (℃)	Transfer time (sec)	Transfer pressure (MPa)
100	175	12	6.25

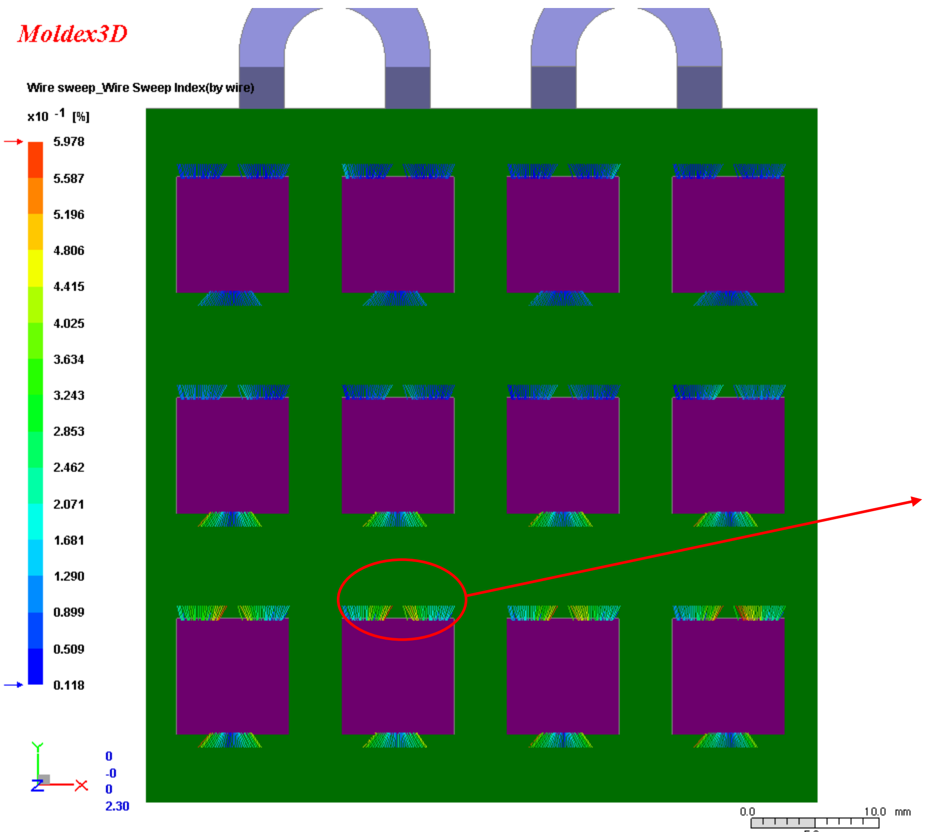
晶片厚度100 μm Wire Sweep

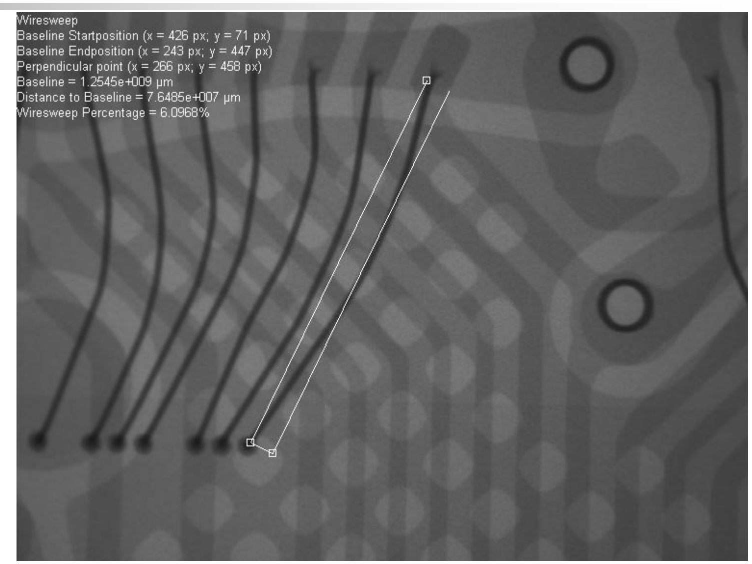


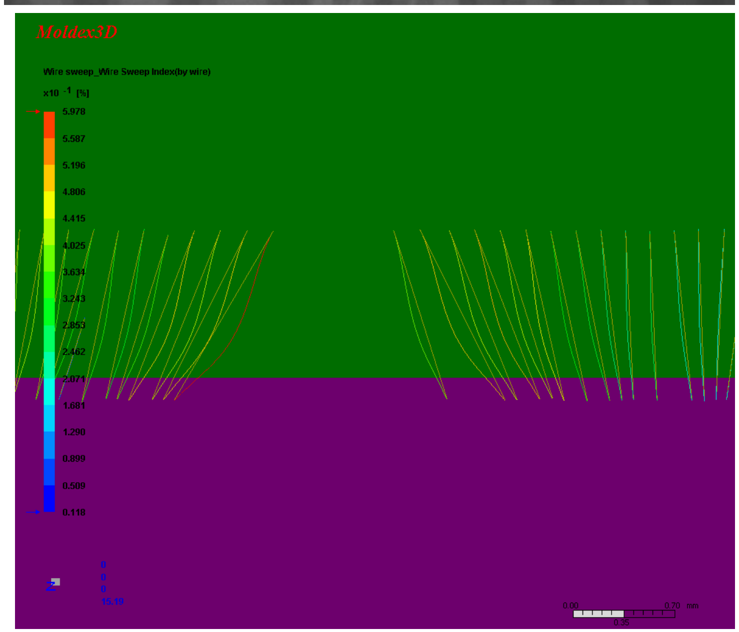


Item	Wire sweep (%)
Chip thickness 100 (μm)	1.051
最佳因子組合	1.341

Wire sweep

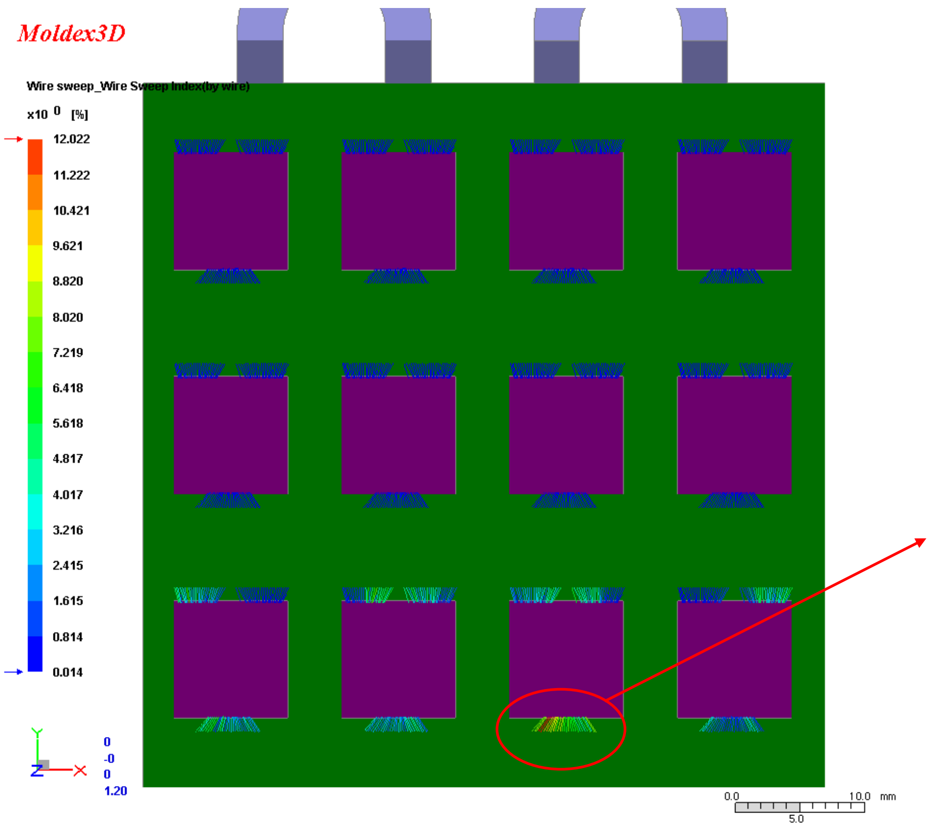


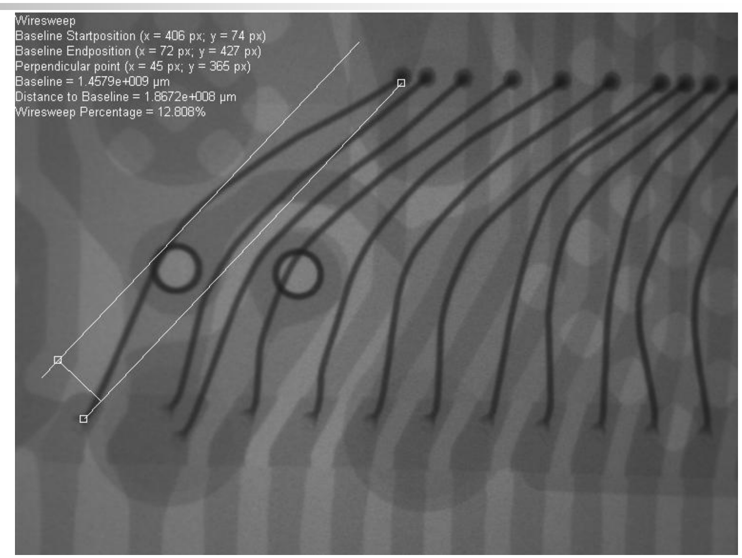


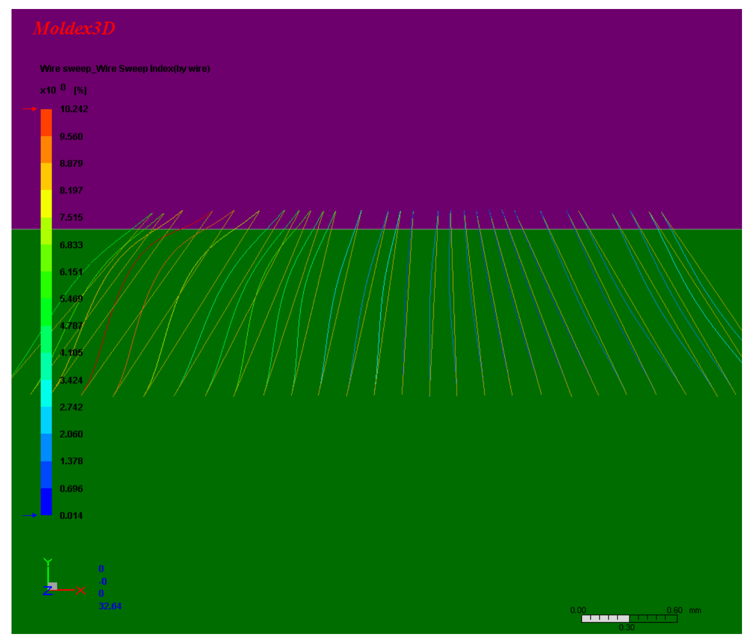


EXP. 6	Wire sweep (%)
Simulation	5.978
Experiment	6.096

Wire sweep







EXP. 8	Wire sweep (%)
Simulation	12.022
Experiment	12.808

結論

- CAE 分析軟體準確預測IC封裝體流動波前及金線偏移的位置、方向及數值，達到製程改善的目的。
- single gate對於肉厚效應造成的包封及縫合線能有效的改善，但於進澆口側會因壓力變化而使金線偏移量增大。
- 由田口方法模擬分析，經由變異分析表可得知，晶片厚度(A)對金線偏移結果有最大的貢獻度，且經由實驗證結果相同。
- 晶片厚度100 μm雖可得較佳的金線偏移量，但可能產生其它封裝問題發生，如晶片破裂、需使用專用機、降低生產效率。

The End

Thanks for your attention！